

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-152489

(43)Date of publication of application : 24.05.2002

(51)Int.Cl.

H04N 1/387
G06T 1/00

(21)Application number : 2000-342340

(71)Applicant : CANON INC

(22)Date of filing : 09.11.2000

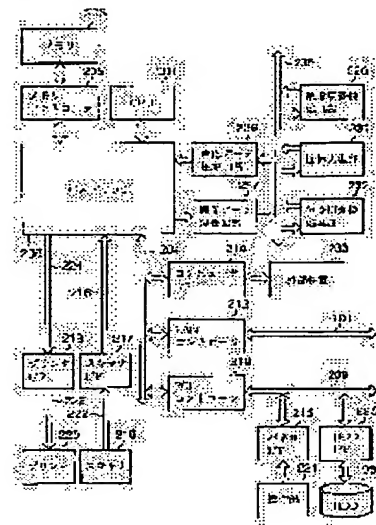
(72)Inventor : KATO KATSUNORI

(54) IMAGE PROCESSING DEVICE, ITS CONTROL METHOD AND IMAGE PROCESSING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image processing device, its control method and an image processing system, capable of processing image data of a large capacity with a small memory capacity in the image processing device, which divides the image data into a plurality of image data blocks having a prescribed size, and performs a prescribed image processing in each of the image data blocks to output the result of the processing.

SOLUTION: In an image data block which agrees with a routine data block which has been previously specified, only information indicated as the routine data block is stored in a memory 203. In the routine data block, only one block is performed as an image processing and the results of the image processing which was performed for the corresponding one block are repeatedly used as image processing results for the other routine data block.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-152489

(P2002-152489A)

(43) 公開日 平成14年5月24日 (2002.5.24)

(51) Int.Cl. ⁷	識別記号	F I	ターミナル* (参考)
H 0 4 N 1/387		H 0 4 N 1/387	5 B 0 5 7
G 0 6 T 1/00	5 0 0	G 0 6 T 1/00	5 0 0 A 5 C 0 7 6

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号 特願2000-342340(P2000-342340)

(22) 出願日 平成12年11月9日 (2000.11.9)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 加藤 勝則

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(74) 代理人 100076428

弁理士 大塚 康徳 (外2名)

Fターム(参考) 5B057 CA12 CA16 CA18 CB12 CB16
CB18 CC03 CH18

5C076 AA14 AA21 AA22 AA24 AA26

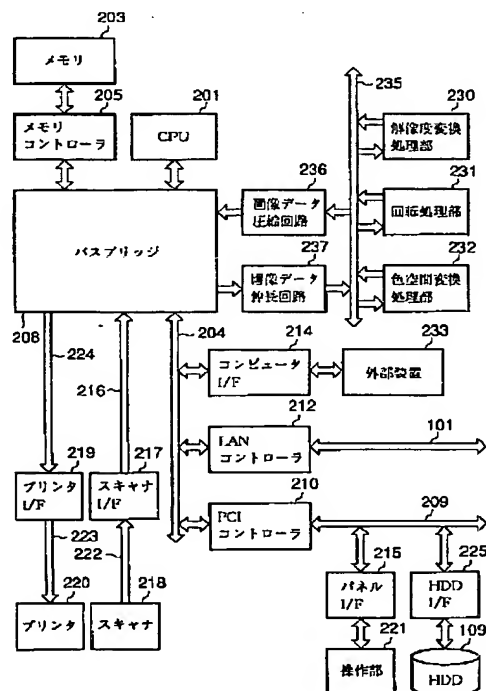
AA36 BA03 BA04 BA06 BA09

(54) 【発明の名称】 画像処理装置及びその制御方法並びに画像処理システム

(57) 【要約】

【課題】 画像データを所定の大きさを有する複数の画像データブロックに分割し、前記画像データブロック毎に所定の画像処理を施して出力する画像処理装置であって、少ないメモリ容量で大容量の画像データを処理可能な画像処理装置及びその制御方法並びに画像処理システムを提供すること。

【解決手段】 予め定めた定型データブロックと一致する画像データブロックについては、定型データブロックであることを示す情報のみをメモリ203に格納するとともに、定型データブロックについては、1ブロックのみ画像処理を行い、当該1ブロックに対して行った画像処理の結果を他の定型データブロックに対する画像処理結果として繰り返し用いる。



【特許請求の範囲】

【請求項1】 画像データを所定の大きさを有する複数の画像データブロックに分割し、前記画像データブロック毎に所定の画像処理を施して出力する画像処理装置であって、

前記複数の画像データブロックの各々と、予め定めた定型データブロックとが一致するか否かを判定する判定手段と、

前記定型データブロックに一致しないと判定された前記画像データブロックについては、その画像データブロックに含まれる画像データを、前記定型データブロックと一致すると判定された画像データブロックについては、前記定型データブロックであることを示す情報のみをそれぞれ格納する格納手段とを有し、

前記複数の画像データブロックに対して前記所定の画像処理を行う際、前記定型データブロックについては、1ブロックのみ処理を行い、当該1ブロックに対して行った画像処理の結果を他の定型データブロックに対する画像処理結果として繰り返し用いることを特徴とする画像処理装置。

【請求項2】 前記格納手段が、前記定型データブロックと一致しない画像データブロックを圧縮／伸張する圧縮／伸張手段を更に有し、圧縮した画像データブロックを格納すると共に、前記画像処理を行う際には前記圧縮した画像データブロックを伸張して出力することを特徴とする請求項1記載の画像処理装置。

【請求項3】 前記格納手段が、前記定型データブロックとして定めた画像データを格納することを特徴とする請求項1または請求項2に記載の画像処理装置。

【請求項4】 請求項1乃至請求項3のいずれか1項に記載の画像処理装置と、前記画像処理装置に画像データを供給する画像データ供給手段及び／または前記画像処理装置が出力する前記画像処理結果を出力する画像形成手段とからなる画像処理システム。

【請求項5】 前記画像データ供給手段が、画像読み取り手段であることを特徴とする請求項4記載の画像処理システム。

【請求項6】 画像データを所定の大きさを有する複数の画像データブロックに分割し、前記画像データブロック毎に所定の画像処理を施して出力する画像処理装置の制御方法であって、

前記複数の画像データブロックの各々と、予め定めた定型データブロックとが一致するか否かを判定する判定ステップと、

前記定型データブロックに一致しないと判定された前記画像データブロックについては、その画像データブロックに含まれる画像データを、前記定型データブロックと一致すると判定された画像データブロックについては、前記定型データブロックであることを示す情報のみをそれぞれ格納する格納ステップとを有し、

前記複数の画像データブロックに対して前記所定の画像処理を行う際、前記定型データブロックについては、1ブロックのみ処理を行い、当該1ブロックに対して行った画像処理の結果を他の定型データブロックに対する画像処理結果として繰り返し用いることを特徴とする画像処理装置の制御方法。

【請求項7】 前記格納ステップが、前記定型データブロックと一致しない画像データブロックを圧縮／伸張する圧縮／伸張ステップを更に有し、圧縮した画像データブロックを格納すると共に、前記画像処理を行う際には前記圧縮した画像データブロックを伸張して出力することを特徴とする請求項6記載の画像処理装置の制御方法。

【請求項8】 前記格納ステップが、前記定型データブロックとして定めた画像データを格納することを特徴とする請求項6または請求項7に記載の画像処理装置の制御方法。

【請求項9】 画像データを所定の大きさを有する複数の画像データブロックに分割し、前記画像データブロック毎に所定の画像処理を施して出力する画像処理装置の制御プログラムを格納したコンピュータ装置読み取り可能な記憶媒体であって、

前記複数の画像データブロックの各々と、予め定めた定型データブロックとが一致するか否かを判定する判定工程のプログラムと、

前記定型データブロックに一致しないと判定された前記画像データブロックについては、その画像データブロックに含まれる画像データを、前記定型データブロックと一致すると判定された画像データブロックについては、前記定型データブロックであることを示す情報のみをそれぞれ格納する格納工程のプログラムと、

前記複数の画像データブロックに対して前記所定の画像処理を行う際、前記定型データブロックについては、1ブロックのみ処理を行い、当該1ブロックに対して行った画像処理の結果を他の定型データブロックに対する画像処理結果として繰り返し用いるよう制御する制御工程とを有することを特徴とする記憶媒体。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、画像データに所定の処理を行う画像処理装置及びその制御方法並びに画像処理システムに関する。

【0002】

【従来の技術】従来、画像スキャナ等により読み取られた画像データに対して画像処理を施し、保存、出力等の作業を行うような画像処理システムにおいては、読み取った画像データ全てを一旦メモリ等に記憶して、その後、画像処理、保存、画像出力作業などが行われていた。

【0003】

【発明が解決しようとする課題】しかしながら、上記従来技術では以下に示すような問題を有していた。例えば、画像データが階調を持ったカラーデータのように、1画素でRGB各8bitの24bitで構成される場合、画像全体のデータ量は非常に膨大なものになり、このような画像を記憶するためには大容量のメモリが必要になる。その結果、画像処理システム全体のコスト増の原因となっていた。

【0004】本発明はこのような従来技術の問題点を鑑みなされたものであり、その目的は、少ないメモリ容量で大容量の画像データを処理可能な画像処理装置及びその制御方法並びに画像処理システムを提供することにある。

【0005】

【課題を解決するための手段】すなわち、本発明の要旨は、画像データを所定の大きさを有する複数の画像データブロックに分割し、画像データブロック毎に所定の画像処理を施して出力する画像処理装置であって、複数の画像データブロックの各々と、予め定めた定型データブロックとが一致するか否かを判定する判定手段と、定型データブロックに一致しないと判定された画像データブロックについては、その画像データブロックに含まれる画像データを、定型データブロックと一致すると判定された画像データブロックについては、定型データブロックであることを示す情報のみをそれぞれ格納する格納手段とを有し、複数の画像データブロックに対して所定の画像処理を行う際、定型データブロックについては、1ブロックのみ処理を行い、当1ブロックに対して行った画像処理の結果を他の定型データブロックに対する画像処理結果として繰り返し用いることを特徴とする画像処理装置に存する。

【0006】また、本発明の別の要旨は、本発明の画像処理装置と、画像処理装置に画像データを供給する画像データ供給手段及び／または画像処理装置が出力する画像処理結果を出力する画像形成手段とからなる画像処理システムに存する。

【0007】また、本発明の別の要旨は、画像データを所定の大きさを有する複数の画像データブロックに分割し、画像データブロック毎に所定の画像処理を施して出力する画像処理装置の制御方法であって、複数の画像データブロックの各々と、予め定めた定型データブロックとが一致するか否かを判定する判定ステップと、定型データブロックに一致しないと判定された画像データブロックについては、その画像データブロックに含まれる画像データを、定型データブロックと一致すると判定された画像データブロックについては、定型データブロックであることを示す情報のみをそれぞれ格納する格納ステップとを有し、複数の画像データブロックに対して所定の画像処理を行う際、定型データブロックについては、1ブロックのみ処理を行い、当1ブロックに対して行っ

た画像処理の結果を他の定型データブロックに対する画像処理結果として繰り返し用いることを特徴とする画像処理装置の制御方法に存する。

【0008】また、本発明の別の要旨は、画像データを所定の大きさを有する複数の画像データブロックに分割し、画像データブロック毎に所定の画像処理を施して出力する画像処理装置の制御プログラムを格納したコンピュータ装置読み取り可能な記憶媒体であって、複数の画像データブロックの各々と、予め定めた定型データブロックとが一致するか否かを判定する判定工程のプログラムと、定型データブロックに一致しないと判定された画像データブロックについては、その画像データブロックに含まれる画像データを、定型データブロックと一致すると判定された画像データブロックについては、定型データブロックであることを示す情報のみをそれぞれ格納する格納工程のプログラムと、複数の画像データブロックに対して所定の画像処理を行う際、定型データブロックについては、1ブロックのみ処理を行い、当1ブロックに対して行った画像処理の結果を他の定型データブロックに対する画像処理結果として繰り返し用いるよう制御する制御工程とを有することを特徴とする記憶媒体に存する。

【0009】

【発明の実施の形態】〔第1の実施形態〕図1は本発明の実施形態に係る画像処理装置を用いた画像処理システムの概略構成例を示すブロック図である。CPU201は画像処理システム全体の制御をつかさどるマイクロプロセッサで、リアルタイムOSによって動作している。メモリ203にはCPU201が実行するアプリケーションプログラムが展開され、またワークメモリとしても使用される、CPU201から高速にアクセスできるメモリである。205はメモリコントローラであり、メモリ203へのデータの書き込みおよび、メモリ203からのデータの読み出しをコントロールする。低速データバス204は後述する各機能ユニット間でデータを転送（DMA転送）するためのものである。

【0010】バスブリッジ208はCPU201、メモリコントローラ205、低速データバス204、高速イメージデータバス216、224をつなぐバスブリッジコントローラで、バス間の処理スピードの差を吸収する。このバスブリッジ208を介することで、高速に動作するCPU201は低速バス204に接続された低速に動作する機能ユニットをアクセスすることができる。

【0011】また、バスブリッジ208は低速データバス204をメモリコントローラ205と接続する経路を持ち、低速データバス204に接続された各機能ブロックからのメモリ203へのアクセス及び、DMA転送を可能とする。同様に、バスブリッジ208は、高速イメージデータバス216、224とメモリコントローラ205とを接続する経路も備えている。この経路により、

高速イメージデータバス216に接続されたスキャナI/F217と、高速イメージデータバス224に接続されたプリンタI/F219はメモリ203との間でDMA転送が可能となる。以上のように、バスブリッジ208は複数の接続経路を備えており、動作により、システム効率のよいバス接続を選択して動作するものである。

【0012】LANコントローラ212は、本画像処理システムを構内ネットワーク（LAN）101に接続するための機能ユニットで、構内ネットワーク101とのデータの送受信を行う。コンピュータインタフェース214は、本画像処理システムとコンピュータ等の外部装置233とを接続するための機能ユニットで、本コンピュータインタフェース214を介して、外部装置233から本画像処理システムに対して制御コマンドを送ったり、外部装置233に対して本画像処理システムのステータスを送信する等に使用される機能ユニットである。コンピュータインタフェース214としては、一般的にはシリアル通信を行うRS-232CやUSB、IEEE1394、パラレル通信を行うセントロニクスインタフェース等があげられる。

【0013】PCIコントローラ210は低速バス204から汎用のPCIバス209に接続するためのコントローラである。

【0014】パネルインタフェース215は、画像処理システムにおける操作部221との各種制御信号をやりとりするところで、操作部221に配置されているキー等の入力スイッチの信号をCPU201に伝えたり、操作部221にある液晶表示部に画像データを表示する際の解像度変換を行うユニットである。

【0015】高速イメージバス216はスキャナI/F217と、メモリ203を相互に接続するためのバス、高速イメージバス224はプリンタI/F219と、メモリ203を相互に接続するためのバスである。これら高速バス216、224の制御はCPU201の管理下にはおかれず、バスブリッジ208に内蔵されたDMAコントローラ（図示せず）がDMA転送を行う。

【0016】スキャナ218は可視画像読み取り装置で、例えばRGBの3ラインのCCDカラーセンサーを有し、カラー原稿画像を色分解して読み取りカラー画像データとして出力するものである。このスキャナ218で読みとられた画像データは、スキャナI/F217によって小さな画像データブロック、例えば32pixel×32pixelのブロックに分解される。本実施形態における画像処理システムでは、これら画像データブロック単位で画像データ圧縮を行う。圧縮方法の例として、カラー画像圧縮のJPEG等がある。

【0017】（スキャナI/F）図2はスキャナI/F217の内部構成を示すブロック図である。スキャナI/F217内部には定型データブロックバッファ301がある。この定型データブロックバッファ301には任

意の画像データブロックを設定することができる。この設定はバス304を介してCPU201が行う。この定型データブロックバッファ301に設定する定型データブロックとしては画像の中に頻繁に現れるパターンを設定することにより画像データを効率的に扱えるようになる。例えば、画像データの背景などは何も描画されていない白画像となっている場合が多い。このような背景部分を定型データブロックバッファ301に設定を行う。

【0018】画像データブロック比較回路302では画像データバス222から入力してくる、スキャナ218によって読み取られた画像データと、定型データブロックバッファ301に設定された定型データブロックデータと、画像データブロック単位で比較を行う。画像データブロックが定型データブロックと同一であった場合、その画像データブロックは画像データは転送せず、定型データブロックであることを示すヘッダのみを転送する。画像データブロックが定型データブロックと同一ではない場合は画像データブロック圧縮回路303において画像データブロック単位でJPEG圧縮を行う。圧縮された画像データブロックは内容を示すヘッダとともにデータバス216によってメモリ203に転送される。定型データブロックと同一な場合はヘッダのみがデータバス216を介してメモリ203に転送される。

【0019】このようにスキャナI/F217で、画像データブロック単位で圧縮した画像データは高速イメージバス216、バスブリッジ208、メモリコントローラ205を介し、メモリ203に転送される。この時、バスブリッジ208に内蔵されたDMAコントローラは画像データブロック毎に書き込んだメモリのアドレスを示した情報テーブルを順次作成する。スキャナ218で読み込んだ画像データを形成する画像データブロック全てのDMA転送が終了した時点で、DMAコントローラはメモリ203のワークエリアに上記情報テーブルを格納する。

【0020】この情報テーブルは画像データを形成する各画像データブロックの、メモリ203における格納位置が示されたテーブルである。この情報テーブルには定型データブロックの内容、即ちスキャナ218で読み取った1単位（例えば原稿1枚）において定義される定型データブロックを同時に格納する。

【0021】スキャナインタフェースユニット217においては、スキャナユニット218で読みとられた画像データを、その後の過程における処理の内容によって、最適な階調変換を行い、読み込まれたRGBの3原色のカラーデータをCMYBkのデータに変換したりする機能を持ち合わせる。

【0022】（プリンタI/F）プリンタI/F219はバスブリッジ208に内蔵されたDMAコントローラが情報テーブルをもとに順次メモリ203から高速イメージデータバス224を介して転送してくる圧縮された

画像データブロックに対して、データ伸長し、プリンタ 220 で画像形成可能なラスタデータを生成する。そして、生成したラスタデータをデータバス 223 を介してプリンタ 220 に転送する。また、プリンタ I/F 219 はプリンタの印刷速度と高速イメージバス 216 の画像データの転送速度の差を吸収するための機能を有する。

【0023】図3はプリンタ I/F 219 の内部構成を示すブロックである。定型データブロックバッファ 401 は出力する画像データで定義された定型データブロックを設定するためのバッファである。上述の通り、定型データブロックは画像データの情報テーブルに付加され、格納されている。画像データを出力する際、CPU 201 は画像データ出力の前処理と、メモリ 203 に格納されている情報テーブルから読み出した定型データブロックの内容を、画像データブロック伸張回路 403 に転送する。画像データブロック伸張回路 403 は、受信した定型データブロックを伸張すると、データバス 404 を介して定型データブロックバッファ 401 に設定する。その後画像データブロック伸張回路 403 からのデータバスは画像データブロック選択回路 402 側に切り替えられ、画像データ出力を行う。もちろん、定型データブロックの伸張処理を CPU 201 で行い、伸張後の定型データブロックを CPU 201 から定型データブロックバッファ 401 へ直接設定するようにしてもよい。

【0024】次に、出力する画像データブロックを情報テーブルに基づいて DMA 転送する。メモリ 203 から転送された画像データブロックは順次画像データブロック伸張回路 403 に転送され、圧縮符号化形式に対応した伸長がなされる。この時、画像データブロックの最初に転送されてくるヘッダを参照して、その画像データブロックが定型データブロックであるかどうか判定される。上述の通り定型データブロックの場合は画像データを含まないで、画像データブロック伸張回路 403 は、受信した画像データブロックが定型データブロックであることを検出した場合には、その旨を検出信号 405 によって画像データブロック選択回路 402 に通知する。

【0025】画像データブロック選択回路 402 は検出信号 405 によって、定型データブロックバッファ 401 の出力と、画像データブロック伸張回路 403 の出力との一方を選択してプリンタ 220 へ出力する。具体的には、検出信号 405 を受信すると、定型データブロックバッファ 401 の内容を出力する。定型データブロックでない場合、画像データブロック伸張回路で伸長された画像データブロックをプリンタ 220 に出力する。

【0026】プリンタ 220 は、プリンタ I/F 219 から受け取った画像データを、記録用紙上に可視画像データとして印刷する。プリンタ 220 としては、インクジェット方式を用いて記録用紙上に画像を印刷するイン

クジェットプリンタや、レーザ光線を利用して感光ドラム上に画像を形成し記録用紙に画像を形成する電子写真技術を利用したレーザビームプリンタがあげられる。

【0027】図1に戻って、画像データ伸長回路 237 はバスブリッジ 208 から転送されてくる、圧縮符号化された画像データブロックを伸長するブロックである。メモリ 203 に格納される画像データブロックはブロック単位で例えば J P E G 方式で圧縮符号化された画像データで、画像データ伸長回路 237 はバスブリッジ 208 を介して受信した画像データをブロック単位で J P E G 伸長して、ブロック単位のラスタデータに変換する。変換したラスタデータは後述する画像処理機能ブロックに転送する。

【0028】画像データ圧縮回路 236 は画像処理機能ブロックで画像処理が施されたラスタ画像データを圧縮符号化する回路で、例えば J P E G 方式によって画像データブロックを圧縮符号化して、バスブリッジ 208 に出力する。

【0029】バススイッチ 235 は画像データ伸長回路の出力および、画像処理機能ブロックである解像度変換処理部 230、回転処理部 231 及び色空間変換処理部 232 の入力と、各画像処理ブロックの出力および、画像データ圧縮回路 236 の入力を選択的に接続可能なバススイッチである。このバススイッチ 235 は、それぞれの出力と入力を 1 対 1 で接続する機能を有する。

【0030】各画像処理機能ブロックを画像データ圧縮回路 236 または画像データ伸張回路 237 と接続する順番は画像データブロックのヘッダ情報としてプログラミングが可能であり、そのヘッダ情報に基づいて画像処理が行われる。すなわち、画像データ伸張回路 237 および各画像処理機能ブロックは画像データブロックのヘッダ内容に基づき処理を行い、処理を行った後、バススイッチ 235 のマスタとなり、次の処理機能ブロックをスレーブとして選択する。このようにして画像データブロックのヘッダに基づき、画像処理機能ブロックが画像処理を行い、次の画像処理機能ブロックへ転送する。全ての画像処理が行われたならば、画像データ圧縮回路 236 に転送され、圧縮符号化が行われる。

【0031】（画像処理機能ブロック）解像度変換処理部 230 は複数の画像データブロックに対して解像度変換を行い、解像度の変換された画像データブロックを複数出力する画像処理機能ブロックである。解像度変換処理部 230 は入力も出力も画像データブロック単位で行う。よって、入力する画像データブロックの個数と出力する画像データブロックの個数は異なる。

【0032】回転処理部 231 は 1 つの画像データブロックを入力して、指定された方向に画像データブロック内の画素を並び替えることにより、回転画像を生成する画像処理ブロックである。1 つの画像データブロックを処理して、1 つの画像データブロックを出力する。

【0033】色空間変換処理部232は画像データブロックを入力して、画像データブロックを構成する各画素に対して色空間変換を施す画像処理機能ブロックである。色空間変換処理部232は1つの画像データブロックを処理して、1つの画像データブロックを出力する。

【0034】これら画像処理機能ブロック230～232に画像データブロックを転送して画像処理を行う場合に、定型データブロックについては1個転送して画像処理を行うことにより、画像処理の結果を他の定型データブロックについても適用可能な代表データとすることが可能である。例えば、回転処理の場合は定型データブロックの内容が線対称、点対称である場合には、回転処理を施さなくとも結果は同一となる場合があるので、その場合には定型データの画像処理機能ブロックへの転送も省略可能となる。このように定型データブロックは画像処理作業の効率を増大させることが可能である。

【0035】操作部221は液晶表示部と液晶表示部上に張り付けられたタッチパネル入力装置と、複数のハードキーを有する。タッチパネルまたはハードキーにより入力された信号は前述したパネルインタフェース215、PCIバス209、PCIコントローラ210、低速バス204、バスブリッジ208を介してCPU201に伝えられる。液晶表示部はパネルインタフェース215から送られてきた画像データを表示するものである。液晶表示部には、本画像処理システムにおける機能表示や画像データ等をも表示する。

【0036】HDD I/F 225は複写機105に備えられた大容量HDD109を接続するインターフェースである。HDD I/F 225はPCIバス209上に接続されている。HDD I/F 225としては例えばSCSI、IDE、IEEE1394等を用いることができる。

【0037】(画像データ読み取り処理)次に、本実施形態における画像データ読み取り動作を、図4に示すフローチャートを用いて説明する。なお、以下に説明する画像データ読み取り動作は、CPU201がメモリ203もしくはHDD109に記憶された制御プログラムを実行し、必要な機能ブロックを制御することによって行われる。

【0038】まず、ステップS101で、例えば32×32ピクセルの定型データブロックをスキャナI/F 217内の定型データブロックバッファ301(図2)に設定する。この時、定型データブロックバッファ301に設定された定型データブロックは、画像データブロック圧縮回路303によって圧縮符号化され、バスブリッジ208を介してメモリ203の、スキャナ218で読み取った画像データを格納する領域の先頭にも格納される。

【0039】次に、ステップS102でバスブリッジ208に内蔵されたDMAコントローラを起動し、スキャ

ナ218で読み取った画像データブロックをDMAによってメモリ203に転送する準備を行う。そして、ステップS103でスキャナ218に画像読み取り動作の開始を通知する。

【0040】通知に応答してスキャナ218は画像読み取り動作を開始する。スキャナ218で読み取られた画像データは順次スキャナI/F 217に送られる。スキャナI/F 217はスキャナ218からの画像データにもとづき所定の大きさ(ここでは32×32ピクセルとする)の画像データブロックを作成する。なお、画像データブロックの作成は、例えば画像データを一定量記憶するためのメモリと、予め定めた大きさのデータブロックを構成するようにメモリからデータを読み出す読み出し回路の組み合わせ等、任意の方法で作成することが可能であり、その詳細な構成、動作についての説明は省略する。

【0041】作成された画像データブロックは画像データブロック比較回路302において定型データブロックかどうか判定される。判定の結果、定型データブロックと一致する場合は、予め定めた、定型データブロックを示すヘッダのみを画像データブロック圧縮回路303、バスブリッジ208及びメモリコントローラ205を介してメモリ203にDMA転送する。この際、ヘッダを除く画像データブロックの内容は空であるため、画像データブロック圧縮回路303での圧縮符号化は行われない。

【0042】一方、画像データブロック比較回路302において定型データブロックと一致しないと判定された画像データブロックは、画像データブロック圧縮回路303によって画像データ部分を圧縮符号化されてから、ヘッダが付加されてDMA転送される。メモリ203にはスキャナI/F 217からDMAによって送られてくる画像データブロックがヘッダとともに、順次格納されていく。

【0043】前述の通り、定型データブロックと一致する画像データブロックはヘッダのみが格納される。また、ステップS101の説明で述べたように、読み取った画像データを格納する領域の先頭には定型データブロックが格納されている。画像データブロックの格納と同時に、各画像データブロックを書き込んだアドレスとサイズ情報が画像データ全体を示すテーブルに順次書き込まれる。ステップS104では原稿の読み取りが全て終了したかどうかの判定が行われる。終了していなければ動作を継続し、原稿読み取り動作が全て終了したならば、全ての動作終了となる。

【0044】(回転処理)次に、定型データブロックを含む画像データの画像処理手順の例として、回転処理時の動作について図5のフローチャートを用いて説明する。なお、以下に説明する画像処理についても、CPU201がメモリ203もしくはHDD109に記憶され

た制御プログラムを実行し、必要な機能ブロックを制御することによって行われる。

【0045】まず、ステップS201ではメモリ203の、画像データが格納されている先頭に記憶された定型データブロックを画像データ伸長回路237に出力する。画像データ伸長回路237では定型データブロックを32ピクセル×32ピクセルのラスタデータに伸長する。ステップS202ではステップS201で伸長された定型データブロックに対し、回転処理部231に予め指定された方向への回転処理を行う。

【0046】ステップS203では、回転処理部231において回転された定型データブロックを画像データ圧縮回路236に転送し、圧縮符号化する。ステップS204では画像データ圧縮回路236からメモリ203への画像データブロック入力DMAに起動がかけられ、回転処理した定型データブロックがメモリ203にDMA転送される。

【0047】ただし、回転方向に対して、対称形をなす定型データブロックなど、回転後と開店前と同一結果となる定型データブロックの場合、ステップS201からステップS204の動作を省略することができる。

【0048】ステップS205では、メモリ203から画像データ伸長回路237への画像データブロック出力DMAに起動がかけられる。出力DMAに起動がかけられると、メモリ203にある定型データブロックの以外の画像データブロックが順次、画像データ伸長回路237に転送される。画像データ伸長回路では送られてきた画像データブロックを伸長する。ここで、定型データブロックはヘッダのみが転送されてくる。伸長された画像データは例えば32ピクセル×32ピクセルのラスタデータとなり、回転処理部231に転送される。

【0049】ステップS206では回転処理部231で画像データブロック単位での指定された方向への画像データ回転が行われる。ここで、定型データブロックについては回転処理を行わず、ヘッダのみがそのまま画像データ圧縮回路236へ転送される。画像データブロック単位で回転された画像データブロックは順次、画像データ圧縮回路236に転送される。

【0050】画像データ圧縮回路236では順次転送されてくる画像データブロックを圧縮符号化する。圧縮符号化された画像データブロックはステップS204で起動がかけられた画像データブロック入力DMAにより、順次メモリ203に格納される。ステップS207では全ての画像データブロックの処理が終了したかどうかの判定が行われる。終了していなければ処理を継続し、終了したならば全ての動作終了となる。

【0051】（プリント動作）次に、図6に示すフローチャートを用いて、本実施形態におけるプリント出力動作を説明する。なお、以下に説明するプリント出力処理についても、CPU201がメモリ203もしくはHD

D109に記憶された制御プログラムを実行し、必要な機能ブロックを制御することによって行われる。

【0052】ステップS301ではメモリ203に格納された画像データ領域の先頭にある定型データブロックを伸長し、プリンタI/F219の定型データブロックバッファ401に設定する。ステップS302ではバスブリッジ208に内蔵されるDMAコントローラに対し、画像データブロックのメモリ203からプリンタI/F219へのDMA転送を起動する。そして、メモリ203に格納された、プリンタにおける出力単位に対応する画像を構成する画像データブロックが順次、プリンタI/F219にDMA転送される。

【0053】ステップS303ではプリンタ220に対し、出力開始を通知する。ステップS203で起動されたDMAにより、画像データブロックが順次、プリンタI/F219に転送されてくる。転送された画像データブロックは画像データブロック伸長回路403で伸長され、ラスタデータに変換される。変換されたラスタデータに基づき、プリンタ220で画像形成がなされる。また、画像データブロックが定型データブロックである場合には、ヘッダのみがDMA転送されてくる。この場合、画像データブロック選択回路402は選択信号405を発生し、画像データブロック選択回路402に定型データブロックバッファ401の出力を選択、プリンタ220へ出力するよう指示する。

【0054】ステップS304では画像出力が全て終了したかどうかの判定を行う。終了していなければ、出力動作を繰り返す。出力が全て終了したならば、全動作の終了となる。このようにして、定型データブロックとその他の画像データブロックが混在した画像データの出力が達成される。

【0055】

【他の実施形態】なお、本発明は、複数の機器（例えばホストコンピュータ、インタフェイス機器、リーダ、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用してもよい。

【0056】また、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体（または記録媒体）を、システムあるいは装置に供給し、そのシステムあるいは装置のコンピュータ（またはCPUやMPU）が記憶媒体に格納されたプログラムコードを読み出し実行することによっても、達成されることは言うまでもない。この場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。また、コンピュータが読み出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピ

ユータ上で稼働しているオペレーティングシステム(OS)などが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0057】さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張カードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張カードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0058】本発明を上記記憶媒体に適用する場合、その記憶媒体には、先に説明した(図4～図6のいずれか1つ以上に示す)フローチャートに対応するプログラムコードが格納されることになる。

【0059】

【発明の効果】以上説明したように、本発明によれば、画像データを複数の画像データブロックに分割して取り扱う画像処理システムにおいて、所定のパターンを有する画像データブロックを定型ブロックとして管理し、定型データブロックについては代表データ及びヘッダのみ

をメモリに格納することにより、メモリ容量が小さくても容量の大きな画像データを処理可能な画像処理システムを実現できる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る画像処理システムの概略構成例を示すブロック図である。

【図2】図1におけるスキャナ I/F 217 の概略を示すブロック図である。

【図3】図1におけるプリンタ I/F 219 の概略を示すブロック図である。

【図4】本発明の実施形態における画像データ読み取り動作を説明するフローチャートである。

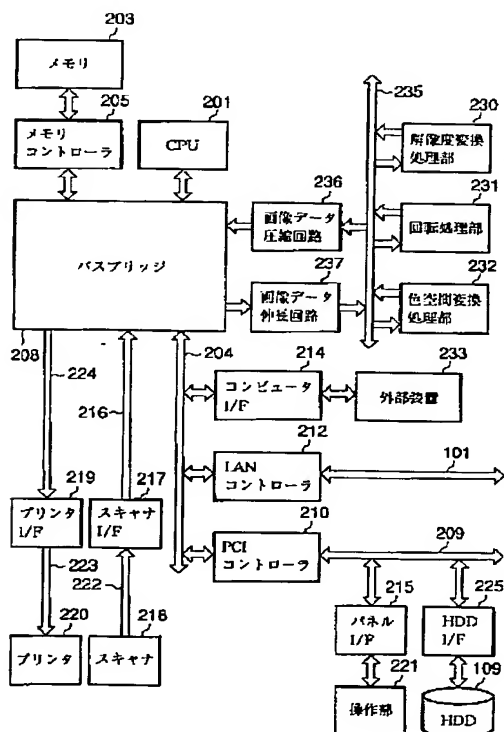
【図5】本発明の実施形態における画像処理動作を説明するフローチャートである。

【図6】本発明の実施形態におけるプリント出力処理動作を説明するフローチャートである。

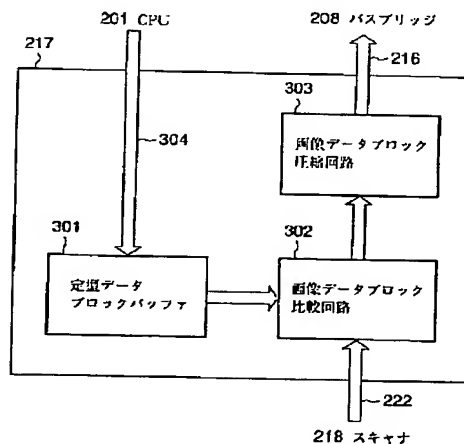
【符号の説明】

201 CPU
203 バスブリッジ
218 スキャナ
220 プリンタ

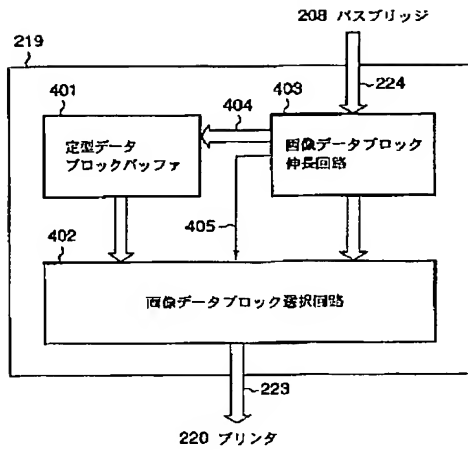
【図1】



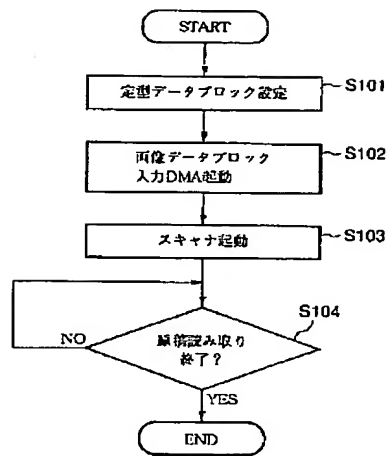
【図2】



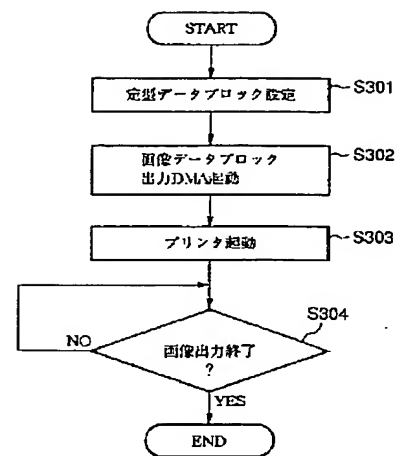
【図3】



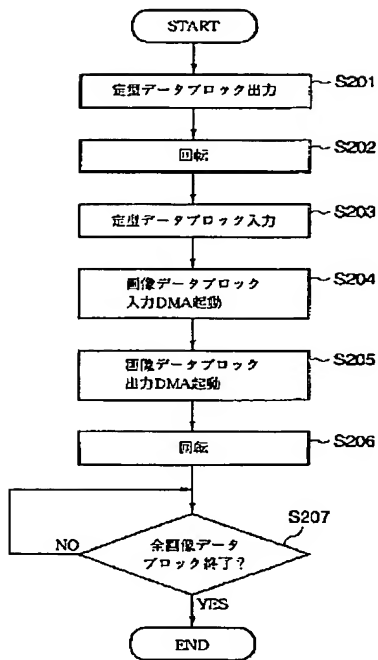
【図4】



【図6】



【図5】



THIS PAGE BLANK (USPTO)